

AD/DA 変換器とデジタルフィルタ*

山崎 芳男**

(早稲田大学理工学研究所)

1. まえがき

元来アナログ信号である音響信号をデジタル処理するには AD/DA 変換が不可欠である。デジタル信号処理においては有限語長演算の影響を常に考慮しなくてはならない。AD/DA 変換に際しては有限語長の影響は量子化雑音という形で現れる。

AD/DA 変換器には様々な方式があるが、最近量子化器を帰還ループの中に設けることにより量子化雑音を高い周波数領域に集中させた $\Sigma\Delta$ 変調方式の変換器が注目されている。もともと音声の符号化方法としてフィリップス社が提案したもので考え方自体は新しいものではないが¹⁾、素子の影響を受けにくく集積回路に適している。高速で量子化ビット数の少ない $\Sigma\Delta$ 変調信号と通常のデジタル信号との整合を図るためのデジタルフィルタとを組み合わせた変換器がオーディオ機器に盛んに使われている。 $\Sigma\Delta$ 変調そのものを一種のデジタルフィルタと見ることもできる。

2. AD/DA 変換器の構成

アナログ信号のデジタル化には標本化と量子化の操作が必要である。一般に標本化周波数が帯域を決め量子化ビット数がダイナミックレンジを決定するととらえられがちであるが、実は両者は密接に関連している。

量子化ステップ数が十分に多いか、あるいは的確なディザが重畳・減算されている場合には一様量子化器の量子化雑音は入力信号と無相関な白色性の雑音となり、 $0 \sim f_c/2$ (f_c : 標本化周波数) の電力は量子化ステップを Δ とすると $\Delta^2/12$ ²⁾ となる。すなわち標本化周波数を高く設定すれば所望帯域内の量子化雑音は減少する。原理的にはたとえ 1bit であっても 100dB 以上のダイナミックレンジを確保することも可能であるが、標本化周波数が GHz のオーダーとなり実現は不可能である。何等かの方法で量子化雑音の分布を高域に集中することができれば現実的な標本化周波数で帯域内で十分なダイナミックレンジを確保することも可能なはずである。 $\Sigma\Delta$ 変

調を導入すると量子化雑音の総電力は増えるがその分布が高域に集中し低域の成分は低減する³⁾。

図-1 に代表的な AD/DA 変換器の構成図を、図-2 にその周波数スペクトルを示す。DAT や衛星放送で使われている 48kHz 標本化 16bit 量子化系を例に説明すると、(1) は基本的な方法で、アナログフィルタで帯域制限をしたうえサンプルホールド回路で 48kHz で標本化し、16bit の AD 変換器で量子化する。復調時には 48kHz、16bit で DA 変換しアナログゲート等でパルス列 (PAM 波) を作りアナログローパスフィルタで補間を行う。折り返し雑音の影響を避けるためにアナログフィルタに急峻な遮断特性を要求され一般に 10 次以上のチェビシェフ型のフィルタが使われる。

(2) はいわゆるオーバーサンプリング方式と呼ばれる手法で AD 変換を所定の標本化周波数より高い (一般に整数倍) 周波数でデジタル化しデジタルローパスフィルタで帯域制限を行ったうえデシメーション (間引き) 処理により 48kHz、16bit に変換する。復調時には反対にデジタル補間フィルタにより例えば 4 倍の標本値列を作り高い標本化周波数で DA 変換する。この方法では帯域制限はデジタルフィルタで正確に実行されるので、アナログフィルタは低次の緩やかな遮断特性で十分であり負担は大幅に軽くなる。また、標本化周波数に応じて量子化器のビット数を減らすことができる。同じ精度の量子化器を使用した場合には標本化周波数に応じた分だけ量子化精度が向上する。CD プレーヤ等に標本化周波数を 2 ~ 16 倍としたこの方式が広く使われている。

(3) は量子化器を帰還ループの中に設けることにより量子化雑音に微分特性すなわち高域上がり特性を与える $\Sigma\Delta$ 変調、ノイズシェーピング方式と呼ばれる変換方式である。標本化周波数を高く設定することにより、少ないビット数で広いダイナミックレンジが得られる。(2) と同様に帯域制限、補間はデジタルフィルタで行われるが、一般に標本化周波数は (2) の場合よりも高く設定されるのでアナログフィルタの負担は更に軽くなる。多くの場合、標本化周波数が十分高いので AD 変換前のアナログフィルタやサンプルホールド回路は省略できる。

フィリップス社では初期の CD プレーヤに 14bit DA

* AD/DA converter and digital filter.

** Yoshio Yamasaki (Science and Engineering Laboratory, Waseda University, Tokyo, 169)

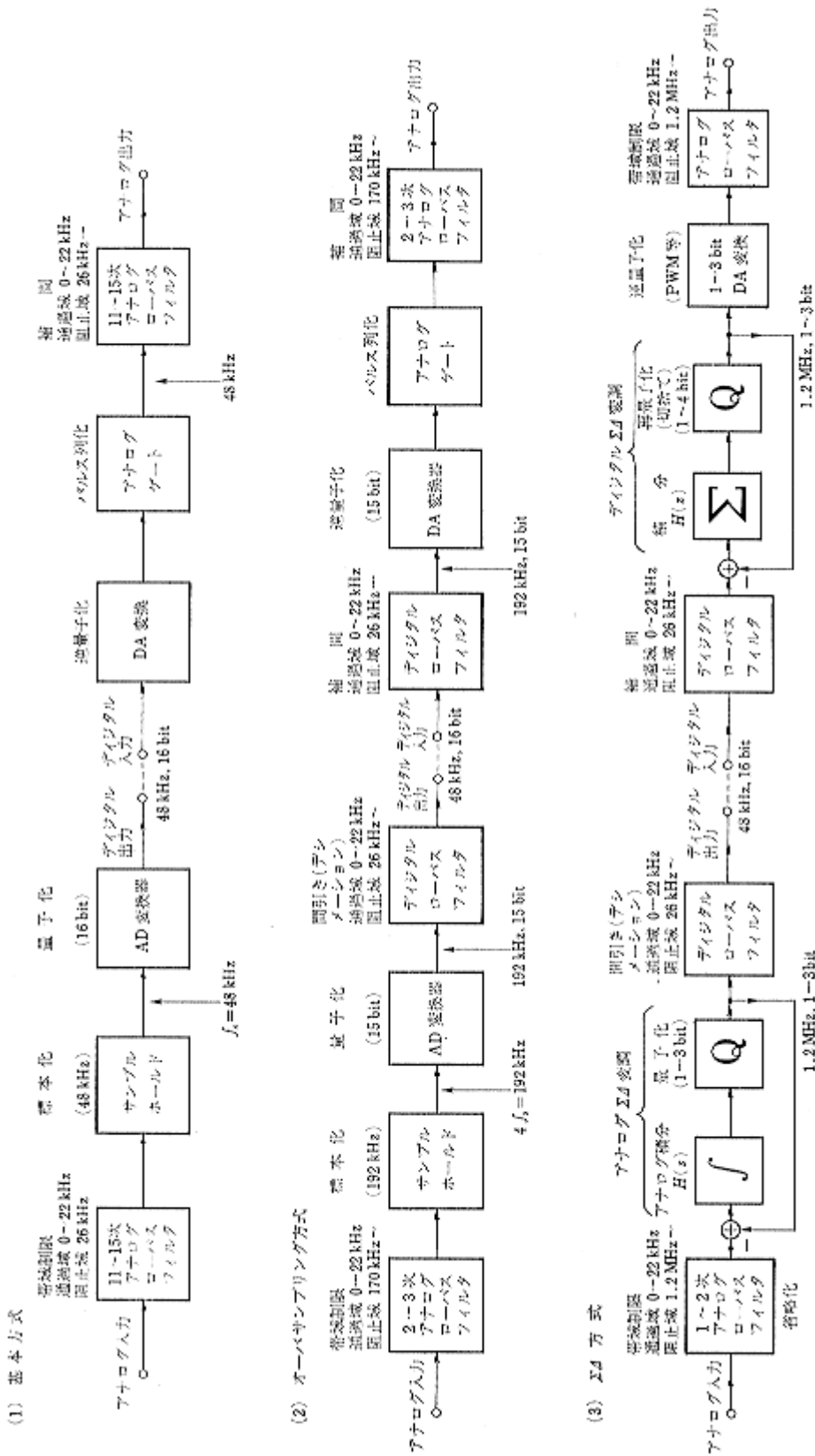


図-1 各種のAD/DA変換方式

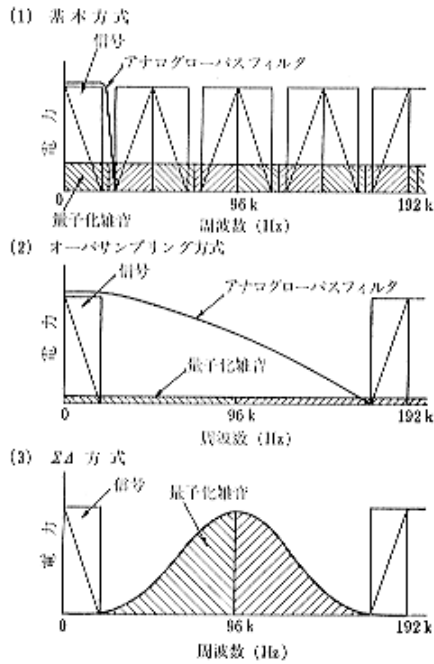


図-2 変換方式と周波数スペクトル

変換器と4倍176.4kHz標準化によるノイズシェーピング式のDA変換を採用した。最近では標準化周波数1.12MHzのΣΔ型1bit DA変換器も使われている。(1),(2)の変換にほとんどの場合逐次比較型や積分型のAD変換器、ラグー抵抗型やダイナミックエレメントマッチング型あるいは積分型のDA変換器が使われる。これらの変換器が抵抗やコンデンサの充放電の精度に頼っていたのに対し、ΣΔ方式には時間軸の精度を利用したビット数の少ない量子化器が使われることが多い。

3. ΣΔ変調

3.1 ΣΔ変調の基本構成

図-3に1次のΣΔ変調の基本構成を示す。積分回路、量子化器、遅延回路と引き算回路を含む帰還回路から構成されている。積分部分をデジタルで構成すると図-4(a)のように、二つの遅延部をまとめると更に(b)のようになる。この構成はDA変換や信号処理にそのまま使われる。

一方AD変換をΣΔ変調で構成すると、図-5のようになる。量子化器が複数ビット構成の場合には1標準遅延部分にDA変換器を設けなければならないが、1ビットの場合には遅延を兼ねたフリップフロップをDA変換器として併用することもできる。

3.2 1次ΣΔ変調

量子化器で入力と無相関な量子化雑音 N_q が発生する

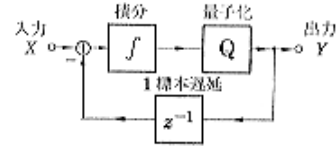


図-3 ΣΔ変調の基本構成

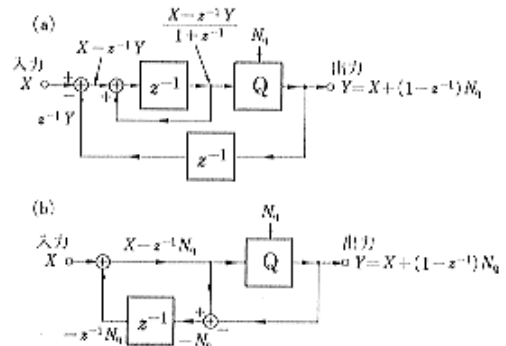


図-4 1次デジタルΣΔ変調

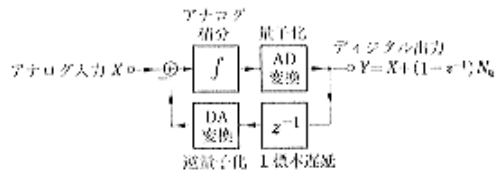


図-5 ΣΔ変調によるAD変換器の構成

ものとする1次のΣΔ変調の出力 Y は

$$Y = X + (1-z^{-1})N_q \quad (1)$$

となり、量子化雑音 N_{q1} は

$$N_{q1} = (1-z^{-1})N_q = H(z)N_q \quad (2)$$

すなわち N_q を微分した形になる。

前述のように量子化ステップ数が十分多い場合又は的確なディザが導入されていると量子化雑音は白色となり、 $0 \sim f_s/2$ の総電力は $\Delta^2/12$ 、そのスペクトル密度は $\Delta^2/6f_s$ となる。従って1次ΣΔ変調の量子化雑音のパワースペクトル $N_q(f)$ は

$$\begin{aligned} N_q(f) &= H(z) \cdot H(z^{-1}) \cdot N_q \\ &= (1-z^{-1}) \cdot (1-z) \cdot \frac{\Delta^2}{6f_s} \Big|_{z = \exp j2\pi f / f_s} \\ &= 4 \cdot \sin^2(\pi f / f_s) \cdot \frac{\Delta^2}{6f_s} \quad (3) \end{aligned}$$

となり、 $f = f_s/6$ を境に低域では下降、高域では上昇する分布となる。

周波数範囲 $0 \sim f$ の量子化雑音電力 N_{qf} は(3)式を積分することにより

$$\begin{aligned} N_{qf} &= \frac{\Delta^2}{6f_s} \int_0^f 4 \sin^2(\pi f' / f_s) df' \\ &= \frac{\Delta^2}{6} \left\{ \frac{2f}{f_s} - \frac{\sin(2\pi f / f_s)}{\pi} \right\} \quad (4) \end{aligned}$$

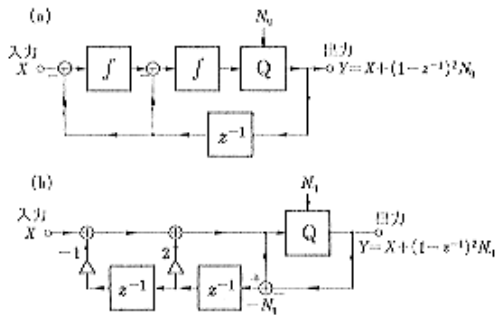


図-6 2次のΣΔ変調

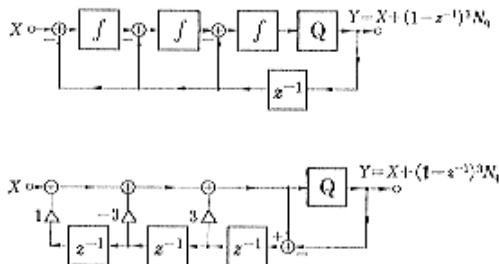


図-7 3次のΣΔ変調

なる。0~ $f_s/2$ の全量子化雑音電力は $\Delta^2/6$ となり、
変調を行わない場合の $\Delta^2/12$ の2倍となっている。
一方、低周波数領域では $\sin 2\pi f/f_s \approx 2\pi f/f_s$ と近似できるので

$$N_q(f) \approx \frac{2\Delta^2}{9} \pi^2 (f/f_s)^3 \quad (5)$$

となる。Mbitで表現できる最大振幅の正弦波の電力は

$(2^M - 1)^2 \Delta^2 / 8$ であるから、低域での S/N_q をdBで表すと

$$S/N_q \approx 10 \log_{10} \left\{ \frac{9}{16\pi^2} (2^M - 1)^2 (f_s/f)^3 \right\} [\text{dB}] \quad (6)$$

となる。標準化周波数を2倍にするとSN比は約9dB改善される。14bit量子化で20kHzの帯域で100dBのSN比を得るには約160kHz、1bit量子化では約112MHzの標準化周波数が必要である。

なお、ここで量子化雑音は入力と無相関であると仮定したが、この条件を満たすのは量子化ステップ数が十分多い場合、量子化ステップあるいはその整数倍に一樣分布するディザが重畳・減算されている場合に限られる。

3.3 2次ΣΔ変調

図6に2次のΣΔ変調の構成を示す。この場合、変調出力Yは

$$Y = X + (1 - z^{-1})^2 N_q \quad (7)$$

となり、量子化雑音は2次微分された形となる。

1次の場合と同様に量子化雑音のパワースペクトルを求めると

$$N_q(f) \approx 4 \cdot \sin^4(\pi f/f_s) \cdot \frac{\Delta^2}{6f_s} \quad (8)$$

となる。0~ f の量子化雑音電力 N_{qf} は

$$\begin{aligned} N_{qf} &= \frac{8\Delta^2}{3f_s} \int_0^f \sin^4\left(\frac{\pi f'}{f_s}\right) df' \\ &= \frac{\Delta^2}{3f_s} \left(3f - \frac{2f_s}{\pi} \sin \frac{2\pi f}{f_s} + \frac{f_s}{4\pi} \sin \frac{4\pi f}{f_s} \right) \end{aligned} \quad (9)$$

となる。0~ $f_s/2$ の量子化雑音は $\Delta^2/2$ となり、ΣΔ変調を行わない場合の6倍に増加する。

一方、低周波数領域では

$$N_{qf} \approx \frac{8\Delta^2}{15} \cdot \pi^4 (f/f_s)^5 \quad (10)$$

と近似できる。低域での最大振幅の正弦波との S/N_q 比は

$$S/N_q = 10 \log_{10} \left\{ \left(\frac{15}{64\pi^4} \right) (2^M - 1)^2 (f_s/f)^5 \right\} [\text{dB}] \quad (11)$$

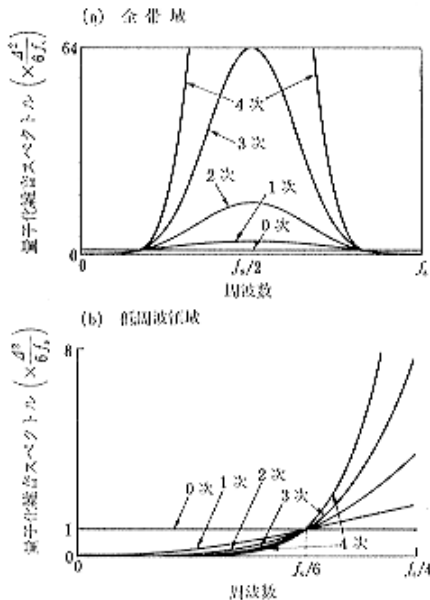


図-8 ΣΔ変調の量子化雑音

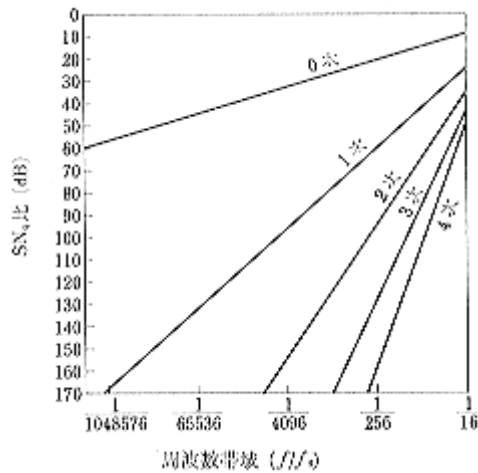


図-9 周波数帯域と S/N_q 比

表 1 ΣΔ 変調の量子化雑音

次数	出力 Y	量子化雑音のスペクトル $N_q(f)$	$0 \sim f_s/2$ の量子化雑音電力	低域 $0 \sim f$ の雑音電圧 (1~4 次は近似)	$0 \sim f_s/32$ の量子化雑音電力
0	$X + N_q$	$\frac{d^2}{6f_s}$	$\frac{d^2}{12}$	$\frac{d^2}{6} \left(\frac{f}{f_s}\right)$	$6.25 \times 10^{-4} \cdot \frac{d^2}{12}$
1	$X + (1-z^{-1})N_q$	$4 \sin^2(\pi f/f_s) \cdot \frac{d^2}{6f_s}$	$2 \cdot \frac{d^2}{12}$	$\frac{2}{9} d^2 \pi^2 \left(\frac{f}{f_s}\right)^2$	$4.02 \times 10^{-4} \cdot \frac{d^2}{12}$
2	$X + (1-z^{-2})N_q$	$16 \sin^4(\pi f/f_s) \cdot \frac{d^2}{6f_s}$	$6 \cdot \frac{d^2}{12}$	$\frac{8}{15} d^2 \pi^4 \left(\frac{f}{f_s}\right)^4$	$1.85 \times 10^{-4} \cdot \frac{d^2}{12}$
3	$X + (1-z^{-3})N_q$	$64 \sin^6(\pi f/f_s) \cdot \frac{d^2}{6f_s}$	$20 \cdot \frac{d^2}{12}$	$\frac{32}{21} d^2 \pi^6 \left(\frac{f}{f_s}\right)^6$	$5.12 \times 10^{-5} \cdot \frac{d^2}{12}$
4	$X + (1-z^{-4})N_q$	$256 \sin^8(\pi f/f_s) \cdot \frac{d^2}{6f_s}$	$70 \cdot \frac{d^2}{12}$	$\frac{128}{27} d^2 \pi^8 \left(\frac{f}{f_s}\right)^8$	$1.53 \times 10^{-5} \cdot \frac{d^2}{12}$

となり、標準化周波数を2倍にすると約15dB改善される。20kHzで100dBのSN比は1bit量子化でも約6.7MHzの標準化周波数で実現できる。

同様に図7に示すように3次あるいはそれ以上の次数のΣΔ変調が考えられる。表1に1bit ΣΔ変調の入出力関係、量子化雑音のスペクトル、 $0 \sim f_s/2$ の量子化雑音電力、近似により求めた $0 \sim f_s/32$ の低周波数領域の量子化雑音電力を示す。

また、図8に1bit ΣΔ変調の次数による量子化雑音のパワースペクトルの違い、図9に信号の帯域幅とSN_q比の関係を示す。このようにΣΔ変調の次数を上げると量子化雑音の総電力は増すが、 $f_s/6$ を境に低周波数領域の分布は急速に減少する。

3.4 高次のΣΔ変調の安定性確保

ところで2次以下のΣΔ変調は安定に動作するが、3次以上の構成では量子化ステップ数の制約や現実の量子

化雑音が量子化器の入力と相関を持つこと等により、しばしばその動作が不安定となる。最近は様々な工夫により高次の安定したΣΔ変調も実現されている⁴⁾。ここでその幾つかを紹介する。

3.4.1 多レベル量子化と零点移動

図10に多レベル量子化器の導入と帰還ループの零点を移動したNPCの3次のDA変換器 SM 5860 AFの交換部の構成を示す。通常の3次の伝達関数

$$Y = X + (1-z^{-1})^3 N_q$$

$$= X + \{1 - 3z^{-1} + 3z^{-2} - z^{-3}\} N_q \quad (12)$$

がこの構成では

$$Y = X + \{1 - (3-k)z^{-1} + (3-k)z^{-2} - z^{-3}\} N_q \quad (13)$$

となり、量子化雑音のパワースペクトルは図11に示すように零点が移動している。

5.4.2 積分器の多段従属接続

図12にクリスタル社 CSZ 5326/ 旭化成 AK 5326 AD

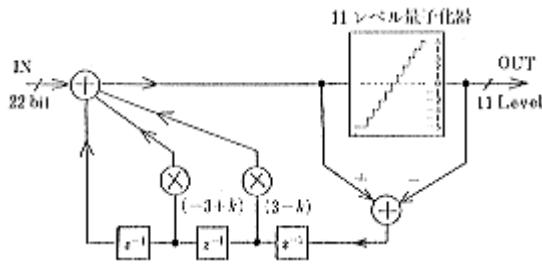


図 10 NPCの零点移動3次ΣΔ変調

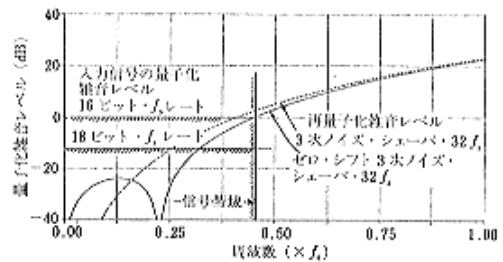


図 11 零点移動3次ΣΔ変調の量子化雑音

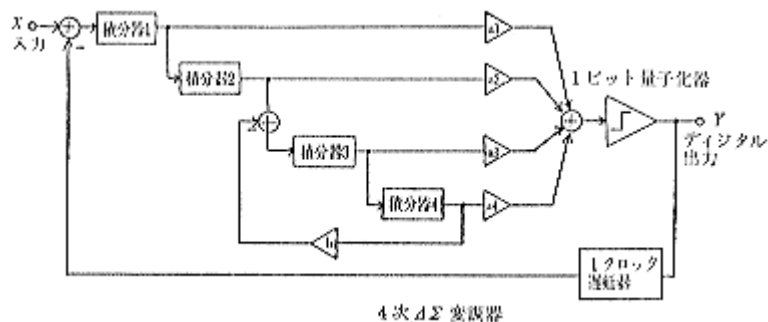


図 12 4次AD変換器 (CSZ/AK 5326) の構成

変換器に使われている4次 $\Sigma\Delta$ 変換器を示す。この変調では積分器を従属接続し、おのにおに適当な重み付けをし加算したうえ量子化する方法及び積分器4の出力から積分器3に帰還ループを設ける方法により極と零点の位置の最適化を図り量子化が1bitであるにもかかわらず安定な動作を得ている^{5),6)}。

日本ビクターでは図 13に示すような構成で伝達特性を

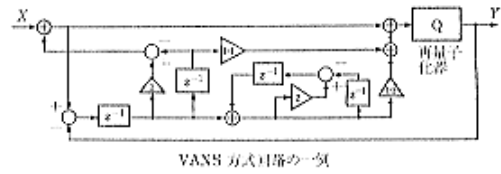
$$Y(z) = X(z) + \frac{(1-z^{-1})^4}{U(z)} \cdot N_q(z) \quad (14)$$

$$U(z) = 1 - \frac{3}{2}z^{-1} + \frac{5}{4}z^{-2} - \frac{1}{2}z^{-3} + \frac{1}{4}z^{-4} \quad (15)$$

とすることにより、安定に動作する4次のDAコンバータを実現している⁷⁾。

3.4.3 $\Sigma\Delta$ 変調器の多段従属接続 (MASH)

多段従属接続 (MASH) はNTTの松谷, 内村, 村田が考案した方式で, 図 14に示すように $\Sigma\Delta$ 変調器を量子化雑音を変調する形で多段に従属接続し, 段数に応じ



VANS方式1回路4次

図 13 日本ビクター4次の $\Sigma\Delta$ 型DA変換器

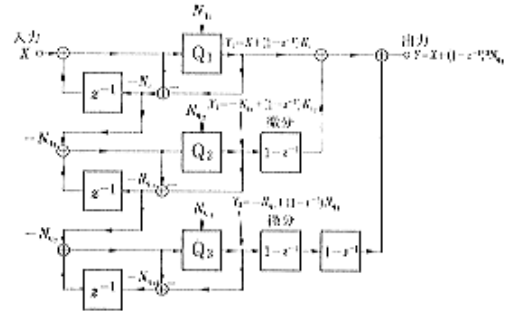
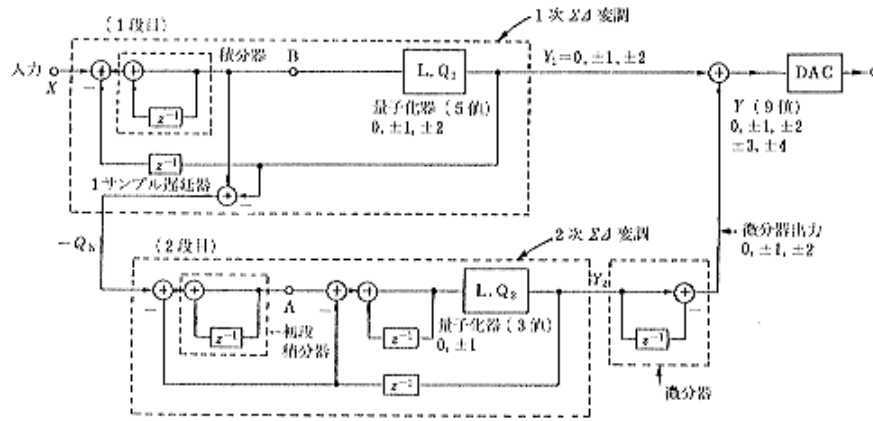
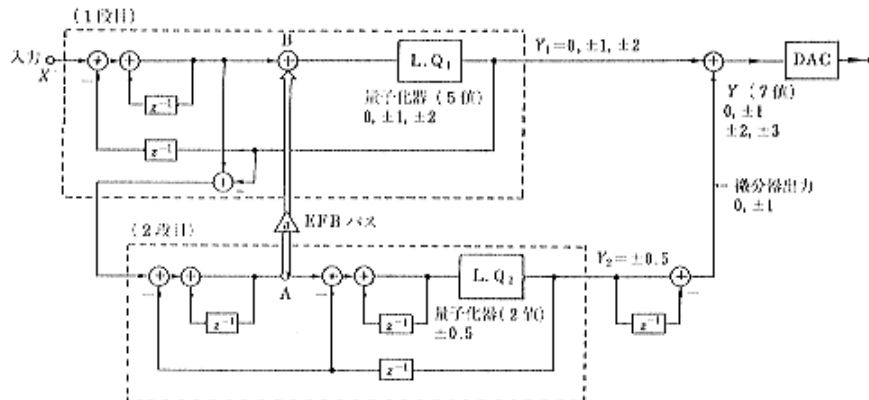


図 14 3次MASHの構成



(a) 3次MASH DA変換の基本構成



(b) フィードバックを持つ3次MASH ソニー CXD2552

図 15 フィードバックによる量子化値の減少

て微分したうえ加算することにより高次の安定した動作を確保している^{8),9)}。すなわち各量子化器の出力は

$$\begin{aligned} Y_1 &= X + (1 - z^{-1})N_{q1} \\ Y_2 &= -N_{q1} + (1 - z^{-1})N_{q2} \\ Y_3 &= -N_{q2} + (1 - z^{-1})N_{q3} \end{aligned} \quad (16)$$

となり、 Y_1 を1階、 Y_2 を2階微分して Y_3 と加えることにより、最終出力は

$$\begin{aligned} Y &= Y_1 + (1 - z^{-1})Y_2 + (1 - z^{-1})^2 Y_3 \\ &= X + (1 - z^{-1})^3 N_{q3} \end{aligned} \quad (17)$$

となる。量子化器 Q_1, Q_2 の量子化雑音は打ち消され、3次の $\Sigma\Delta$ 変調が実現する。この方式はAD/DA変換ともに適用可能でありすでに数社からIC化された各種のオーディオ機器に組み込まれている。

図15に1次と2次の $\Sigma\Delta$ 変調を組み合わせた3次のMASH型DA変換器の基本構成(a)とフィードバックパスを加えることによりDAコンバータの量子化値を基本構成(a)の9値から7値に減らしたソニーの3次MASH DA変換器CXD2552の構成(b)を示す¹⁰⁾。

4. むすび

最近広く使われるようになった $\Sigma\Delta$ 変調を中心にAD/DA変換器及びその周辺の信号処理技術について述べた。著者らも高域に集中したディザを導入した複数個の $\Sigma\Delta$ 変調器を並列接続することにより広帯域高精度の変換器を実現し音響計測に使用している¹¹⁾。変換器の処理は正にアナログとデジタル、ラプラス変換と変換の狭間にある。 $\Sigma\Delta$ 変調は両者の特長を巧

みに使った興味深い信号処理と言えよう。現在その技術は発展課程にあり恐らく近い将来は変換器ばかりでなく信号処理にも積極的に使われるものと思われる。

資料の提供にご尽力いただいた日本TIの福原康二氏と(株)ラジオ技術社に謝意を表す。

文 献

- 1) R.J.van de Plassche, "A sigma-delta modulator as an A/D converter," IEEE Trans. Circuits Syst. CAS-25, 510-514 (1978).
- 2) 山崎芳男, "広帯域音響信号の量子化への大振幅ディザの適用," 音響学会誌 39, 452 - 462 (1983).
- 3) B.P.Agrawal and K.Shenoi, "Design methodology for $\Sigma\Delta M$," IEEE Trans. Commun. COM-31, 360-369 (1983).
- 4) 竹田 稔, 遠山 明, 藤原一之, " $\Delta\Sigma$ 1bit DACの詳細," ラジオ技術 No. 12, 56-59 (1989).
- 5) 黒田 徹, "スタガード・デルタ・シグマ形1bit ADC/DACのシュミレーションと実験・実測・波形観測," ラジオ技術 No. 2, 88-97 (1989).
- 6) 村上英治, "次世代4次 $\Delta\Sigma$ 1bit ADコンバータの詳細," ラジオ技術 No. 7, 50-53 (1989).
- 7) 近藤達男, 豊巻一也, "4次ノイズ・シェーバを内装した1bit DACの特徴," ラジオ技術 No. 11, 44-47 (1989).
- 8) 松谷康之, 内村国治, 岩田 移, "多段量子化雑音抑圧(MASH)方式16ビットCMOS A/D変換LSI," 信学会集積回路研資 ICD 87-82, 7-12 (1987).
- 9) 松谷康之, 内村国治, 岩田 移, "多段量子化雑音抑圧(MASH)方式16ビットCMOS D/A変調LSI," 信学会・音響学会電気音響研資 EA 87-79, 25-32 (1988).
- 10) 増田稔彦, 植木正明, 金井 隆, "パルスD/Aコンバータとは?" DIGIC 14 (1), 12-17 (1990).
- 11) 沖村文靖, 山崎芳男, 伊藤 毅, 福原康二, 原田正視, "量子化雑音のスペクトル制御と平均化を併用したAD, DA変換," 音講論集, 375-376 (1989.3).