TO_TOP

IEEE1394 を用いた高速 1bit 信号と HD 映像の記録再生システム
Recording system of high-speed 1-bit signal and HD video using IEEE1394

及川　靖広*　　木村　洋介*　　山崎　芳男*　　藤森　潤一**
Yasuhiro OIKAWA　Yosuke KIMURA　Yoshio YAMASAKI　Junichi FUJIMORI
*早稲田大学　国際情報通信研究センター
Global Information and Telecommunication Institute, Waseda University
**ヤマハ株式会社　サウンドテクノロジー開発センター
Center for Advanced Sound Technologies, YAMAHA CORPORATION

Abstract:

This paper describes a new recording system of high-speed 1-bit signal and HD video using IEEE1394. The AD/DA converter and the video camcorder are connected with PC using IEEE1394 interface. The AD/DA converter, which is compliant with mLAN protocol, is able to record and play back high-speed 1-bit signals of 16 or 8 channels for 2.822MHz or 5.644MHz of sampling frequency, respectively. We can also record and play back HD video that is MPEG2-TS signals in sync with 1-bit signals. This system operates on Linux operating system. We schedule to make these sources public.

1. まえがき

近年、音も映像も記録には大容量化が進んでいる。音については 192kHz 標本化 24bit 量子化や 2.8MHz あるいはその 2 倍、4 倍の周波数での標本化、1bit 量子化するシステムが提案されている。映像に関しては HDTV が提案されている。一般に標本化周波数が帯域を、量子化ビット数がダイナミックレンジをそれぞれ独立に決めているように捕らえられているが、実際には両者は密接な関係を有していて伝送路の質を表すのは両者の積である[1, 2]。

高速 1bit 符号化は 1bit で量子化する代わりに標本化周波数を高く取り、何らかの方法で量子化雑音を所望の帯域外に集中させることによりダイナミックレンジを得る方式である[3]。

今回、我々は IEEE1394 を用い高品質の音、映像をパソコンに記録、再生するシステムを構築したので報告する。音に関しては高速 1bit 符号化、映像に関しては HDTV を用いる。

2. 高速 1bit 信号処理

高速 1bit 信号はディジタル信号でありながらアナログ信号のスペクトルをそのまま保存する、アナログ信号に復調する際も原理的に DA 変換器を必要としないという特徴がある。1bit 量子化であるがゆえに相対誤差が存在せず単調性が保証され、簡単なローパスフィルタだけでアナログ信号に戻すことが可能であり、D/A、A/D 変換器として用いる場合、多数の量子化ステップをアナログ回路で正確に実現する必要がなく、微分誤差を減らし同時にコストダウンを図ることが可能である。また高速 1bit 信号処理では 1bit 量子化であるがゆえに信号と量子化雑音の電力和は常に一定であり信号帯域の確保には量子化雑音の制御が重要である。量子化雑音制御には線形予測等いくつかの方法が考えられるが Σ⊿変調が広く用いられている。

2－1. Σ⊿変調器

Σ⊿変調はフィードバックループの中に量子化器と積分器を設け量子化雑音を高域に集中させる方式である。Fig.1 に Σ⊿変調器の構成を示す。この伝達関数は

$$Y = X + (1 - z^{-1})Nq \qquad (1)$$

となる。同様に Fig.2 に示すように n 次の Σ⊿変調器の伝達関数は

$$Y = X + (1 - z^{-1})^n Nq \qquad (2)$$

となる。ここで X を信号入力、Y を出力、Nq を入力に無相関な量子化雑音とする。しかし一般に高次の Σ⊿変調は不安定であり、1bit 量子化では量子化雑音が入力信号と相関を持つなどの理由により安定動作するのは 2 次までで高

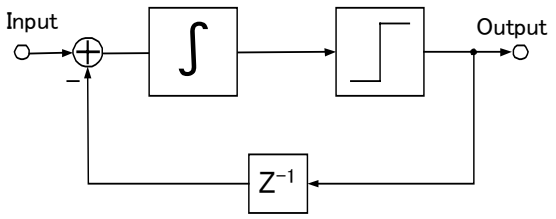

Fig.1 Σ⊿ modulator.

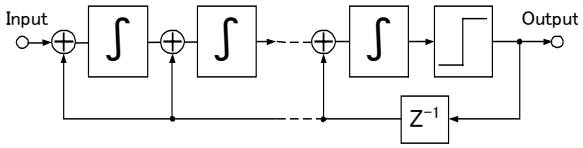

Fig.2 nth order Σ⊿ modulator.

次のΣ⊿変調で安定動作を得るには何らかの操作が必要となる。

高次のΣ⊿変調で安定動作する系として積分器多段縦続接続方式がある。これは積分器を多数従属接続しそれぞれに適当な重み付けをして加算した上で 1bit 量子化するものであるが、入力信号の伝達関数が周波数の関数になる。一方、入力信号に影響を与えることなく量子化雑音を制御することができる構成も提案されている。

3. マルチチャンネル高速 1bitAD/DA 変換器

IEEE1394 を用いて PC と接続可能な高速 1bit AD/DA 変換器、ADA4 を Fig.3（a）（b）に示す。現行の mLAN 機器と同様に 1394TA の仕様 TB2004001 ” Plural-Node Implementation of a Professional A/M Device” に準拠したノードとして実装されており、パソコンがなくとも例えば２台の ADA4 を直結して双方向のマルチチャンネル伝送が可能となっている。

オーディオ信号は IEC61883-6 規格に準拠しているがマルチビットと共存させるために、実験的に複数の 32bit Floating Point データシーケンスとして 1bit オーディオの伝送を行なっている[4, 5]。2003 年 12 月、mLAN 用に開発した現状のチップセットの最大伝送容量である 3.072MHz 標本化 1bit 信号 16 チャンネル分の A/D、D/A 変換器を実装した実験機が組みあがり、現在では上記 3.072MHz 標本化のほか 2.822MHz、5.644MHz、7.056MHz 標本化等が可能となり、マルチフォーマットに対応している。

小型で大容量伝送が可能である現チップセットの特徴を生かし全体を 1U サイズとし、アナログ信号入出力は D-SUB25 ピンコネクタによる 8 チャンネルマルチコネクタを採用した。

回路構成としては、16 チャンネルの A/D、D/A コンバータと mLAN インタフェース及び FPGA からなる。Fig.4 に構成を示す。システムクロックは mLAN I/F ボードから LVDS 信号で A/D、D/A ボードに供給される。A/D、D/A ボードは 8 チャンネル単位のものが 2 枚からなり、I/F ボードとは LVDS 信号及び 2.5V LVCMOS 信号を信号線 1 本ごとにグラウンド線が配置されている UltraATA ケーブルにより通信する仕様とし、ノイズへの対策を試みた。

mLAN I/F ボードには S400 規格 IEEE1394 コネクタのほか外部ディジタル接続用の 50 ピンコネクタが設けてあり外部拡張が可能になっている。信号の処理、制御用に FPGA Altera 社 EP1C6 を実装し、実験時の構成変更に対応している。クロックは mLAN I/F ボードから供給されるが BNC コネクタからワードクロック及びシステムクロックの入出力を可能とした。またシステム制御用としてルネサステクノロジの H8 マイコンを実装し、パネル上のスイッチ及び液晶ディスプレーでの操作を可能にした。フラッシュメモリも実装してあり測定用信号の記録も可能としてある。

AD/DA ボードは同変換器、アナログ入出力回路、FPGA、クロック源から構成される。A/D、D/A 変換器は通常のマルチビットフォーマットにも対応したものを採用し、同一のフロントエンドで標本化周波数 7.056MHz を含む高速 1bit 信号、192kHz24bit フォーマットを含むマルチビット信号の録音・再生が可能である。このマルチフォーマット対応を生かしマルチフォーマット編集システムのほか異フォーマットを含む聴取実験機の構成が可能となる。FPGA は Altera 社 EP1C3 を採用し、回路変更に対応しているほか低電圧インタフェースとして利用している。システムクロックは前述のとおり I/F ボードから供給されるが外部クロックに対し PLL で同期運転する場合は AD/DA ボードに実装した最寄の PLL からのクロック供給を受ける構成とした。

（a）Front view.

（b）Back view.

Fig.3 Multi-channel high speed 1-bit AD/DA converter (ADA4).

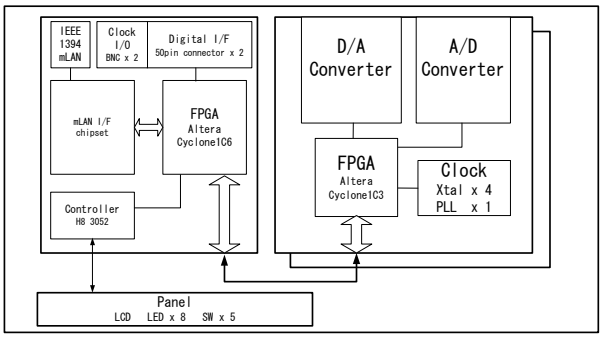

Fig.4 Structure of ADA4

4. IEEE1394 を用いた 1bit 信号と HD 映像の記録再生

同一の IEEE1394 バス上に、1bit オーディオ AD/DA 変換器（ADA4）と MEPG2-TS 対応のビデオカムコーダ、さらに Linux コンピュータを接続し、コンピュータ上にマルチチャンネル 1bit オーディオと HD 映像を同時に記録再生するソフトウェアを開発した。ソフトウェアは当初 Windows 上で開発していたが、オープンソース化などを見据え現在は Linux 2.6.5 (SuSE 9.1)上で libraw1394 を用いている。本記録再生システムの構成を Fig.5 に示す。

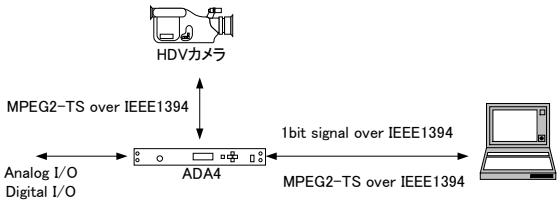

Fig.5 Recording System.

4－1. MPEG2-TS over IEEE1394

MPEG2-TS を IEEE1394 を用いて伝送する方法は IEC61883-4 で規格化されており、それに準拠したパケットの記録再生ファンクションを実装した。現在の実装はソースパケットヘッダを含めた 192 バイトのパケットを記録し、再生時にはソースパケットヘッダ内のタイムスタンプを適切な値に変換した上で送信している。今後はソースパケットヘッダを除いた 188 バイトのパケットのみを記録し、再生できるように MPEG システムを実装する予定である。

4－2. 音と映像の同期

1bit オーディオ AD/DA 変換器（ADA4）は外部クロック入力端子を備えており、ビデオ装置のクロックに同期させることも可能であるが、現在はビットクロックレベルの同期は行なわず、1bit オーディオ AD/DA コンバータと MPEG2-TS 対応カムコーダは完全に非同期で動作させている。しかし、それぞれの機器は IEEE1394 でデータを伝送する場合には、IEEE1394 バスとして同期しており、各機器は送信ノード（この場合コンピュータ）をそれぞれのストリームのマスターとして同期する。このため別々のストリームでも十分な精度で同期させることが可能である。ただし、MPEG2-TS のエンコード、デコードで発生する遅延を保証するためにオーディオ信号の再生時刻にオフセットをつけて絶対時刻を合わせている。

5. 収録

マルチチャンネル 1bit 信号と HD 映像にて楽音、環境音の収録を試みたので以下に紹介す

る。

5－1. 楽音の収録

シカゴのストラディバリソサイエティにおいてバイオリン演奏の収録を行った。音に関しては 4ch の 1bit オーディオ、映像に関しては民生用 HDV カメラを用いた HD 映像を収録した。その様子を Fig.6 に示す。中央の機材が本システムである。

Fig.6 Recording.

5－2. 環境音の収録

1bit 信号で駆動するスイッチングアンプとコンデンサスピーカを組み合わせることにより高能率な拡声システムを構築することが可能であり、現在早稲田大学本庄キャンパスにおいて約 6m 四方の部屋に各面 3m 四方のフレキシブル型コンデンサスピーカを用い全壁面 6 方向 150 チャンネルでの音場再現実験室を構築している[6, 7]。本論文で提案したシステムを用いて HD ビデオと 16 チャンネルの 1bit オーディオにて再現音場及び映像のコンテンツを収録した。VR 実験や評価実験などを行う予定である。

6. むすび

本論文では IEEE1394 を用いた高速 1bit 信号と HD 映像の記録再生システムについて報告した。1bit 信号に関しては mLAN 規格に準拠した PC と接続可能な AD/DA コンバータ ADA4 を用い、標本化周波数 2.822MHz の 1bit 信号に関しては 16ch、5.644MHz に関しては 8ch などのマルチフォーマットに対応した録音再生が可能である。HD 映像に関しては MPEG2-TS 対応ビデオカムコーダを用いて IEEE1394 により信号を PC に記録再生することが可能である。本システムでは音と映像を同期して記録再生することができる。これまでにバイオリンなどの楽音、環境音の収録を行った。本システムは Linux 上で動き、オープンソース化を目指している。今後、マルチチャンネル 1bit 信号と HD 映像を用いた高精細コンテンツのリアルタイム伝送、遠隔講義システムへの応用を目指しシステムを拡張していく所存である。

文献

[1] C. E. Shannon, “A mathematical theory of communication,” Bell Syst. Tech. J., 27, (1948).

[2] 山崎芳男, 伊藤毅, “広帯域音響信号の高忠実度 PCM 記録及び伝送. テレビジョン学会録画研資 11－2 号, (1975.3).

[3] 山崎芳男, 太田弘毅, 西川明成, 野間政利, 飯塚秀幸, “広帯域音響信号の高速標本化 1 bit 処理,” 信学技報, EA93-102, (1994.3).

[4] 藤森潤一, “1 ビットオーディオの伝送方式 -IEEE1394-,” 1 ビットオーディオコンソーシアム第 2 回総会資料, (2001.7).

[5] 藤森潤一, “1bit Audio Transmission Over IEEE 1394”, 1 ビットオーディオコンソーシアム第 5 回総会資料, (2003.2).

[6] 岡崎正倫, 木村洋介, 柳允善, 及川靖広, 山崎芳男, “全帯域でピストン振動する振動板を持つコンデンサスピーカとその応用,” 音講論集, pp. 563-564, (2004.9).

[7] 武岡成人, 栗原誠, 岡崎正倫, 及川靖広, 西川明成, 山崎芳男, “コンデンサマイク／スピーカを用いた 1bit 波面記録再生システム,” 信学技報, (2005.6).

Speaker’s History:

Yasuhiro Oikawa has received the Doctor of Engineering from Waseda University in 2001. He is currently with the Acoustic Laboratory, Global Information and Telecommucation Institute, Waseda University. His research interests include signal processing for acoustics.